

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

INFORMATION SIGNAL REPRODUCING DEVICE AND INFORMATION SIGNAL REPRODUCING METHOD

Patent number: JP2001256721
Publication date: 2001-09-21
Inventor: TAKEUCHI HIROTAKE
Applicant: NEC CORP
Classification:
- international: G11B20/10; H04N5/92; H04N5/937
- european:
Application number: JP20000069003 20000313
Priority number(s):

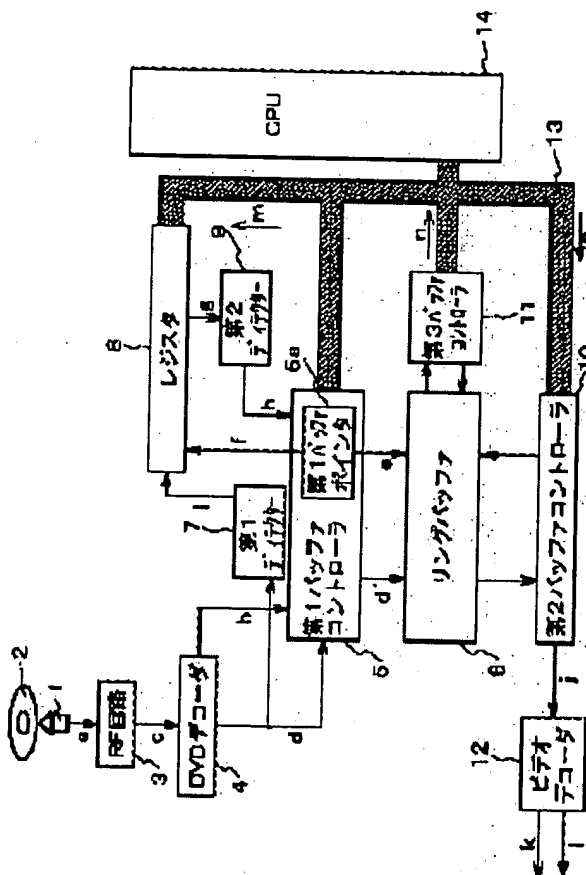
Also published as:



Abstract of JP2001256721

PROBLEM TO BE SOLVED: To provide an information signal reproducing device in which the information read out to a buffer memory is surely preserved.

SOLUTION: An information signal reproducing circuit includes reading sections 1, 3 and 4 which read input data (d) from a recording medium 2, a first memory section 6 including plural memory regions 6-0 to 6-127, a second memory section 8 storing permission information and recording control sections 5 and 9. Each of the plural memory regions stores memory data. The permission information indicates the memory region where the rewriting of the stored data is permitted among the plural memory regions. The recording control sections select one among the plural memory regions by referencing the permission information. Further, the recording control section 5 rewrites the data stored by the selected memory region to the input data outputted by the reading sections.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-256721

(P2001-256721A)

(43)公開日 平成13年9月21日(2001.9.21)

(51)Int.Cl.⁷

識別記号

F I

テ-マコ-ト*(参考)

G 1 1 B 20/10

G 1 1 B 20/10

A 5 C 0 5 3

H 0 4 N 5/92

H 0 4 N 5/92

H 5 D 0 4 4

5/937

5/93

C

審査請求 有 請求項の数11 O L (全 20 頁)

(21)出願番号

特願2000-69003(P2000-69003)

(22)出願日

平成12年3月13日(2000.3.13)

(71)出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72)発明者 竹内 浩毅

東京都港区芝五丁目7番1号 日本電気株式会社内

(74)代理人 100102864

弁理士 工藤 実 (外1名)

Fターム(参考) 5C053 FA24 GB02 GB37 HA33 JA07

JA24 KA05 KA24

5D044 AB05 AB07 BC01 BC03 CC04

FC10 FC30

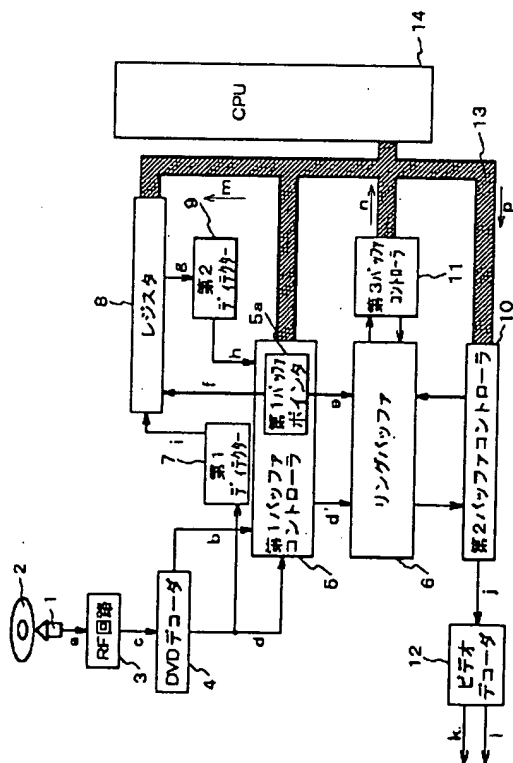
(54)【発明の名称】 情報信号再生装置及び情報信号再生方法。

(57)【要約】

(修正有)

【課題】 バッファメモリに読み出された情報を確実に保存される情報信号再生装置を提供する。

【解決手段】 情報信号再生回路は、記録媒体2から入力データdを読み取る読取部1、3、4と、複数の記憶領域6-0~6-127を含む第1記憶部6と、許可情報を記憶する第2記憶部8と、記録制御部5、9とを具備する。ここで前記複数の記憶領域のそれぞれは、記憶データを記憶する。許可情報は、複数の記憶領域のうち、前記記憶データの書き換えが許可されているものを示す。記録制御部は、許可情報を参照して、複数の記憶領域のうちの一つを選択する。更に、記録制御部5は、前記選択記憶領域が記憶するものを、前記読取部が出力する前記入力データに書き換える。



【特許請求の範囲】

【請求項 1】 記録媒体から入力データを読み取る読取部と、

複数の記憶領域を含む第 1 記憶部と、ここで前記記憶領域のそれぞれは、記憶データを記憶し、

許可情報を記憶する第 2 記憶部と、ここで前記許可情報は、前記複数の記憶領域のうち、前記記憶データを書き換えることが許可されているものを示し、

記録制御部とを具備し、

前記記録制御部は、前記許可情報を参照して、前記複数の記憶領域のうちの一つを選択記憶領域として選択し、且つ、前記記憶データのうち前記選択記憶領域が記憶するものを、前記読取部が出力する前記入力データに書き換える情報信号再生装置。

【請求項 2】 請求項 1 において、

解析部を更に具備し、

前記入力データは、複数のデータ種類のうちの一つを入力データ種類として有し、

前記解析部は、前記入力データに基づいて、前記入力データ種類が前記複数のデータ種類のうちのいずれであるかを解析し、且つ、前記入力データ種類が前記複数のデータ種類のうちのいずれであるかに基づいて前記第 2 記憶部に記憶される前記許可情報を変更する情報信号再生装置。

【請求項 3】 請求項 2 において、

前記解析部は、前記入力データ種類が前記複数のデータ種類のうちの所定のデータ種類である場合、前記記憶データのうち前記選択記憶領域が記憶するものが他の入力データに書き換えられないように前記許可情報を変更する情報信号再生装置。

【請求項 4】 請求項 2 において、

制御用出力部と、

制御部とを更に具備し、

前記記憶データのそれぞれは、前記複数の種類のうちの一つを有し、

前記複数のデータ種類は、制御データ種類を含み、

前記制御用出力部は、前記記憶データのうち前記制御データ種類を有するものを制御データとして制御部に出力し、

前記制御部は、前記制御データに回答して前記許可情報を変更する情報信号再生回路。

【請求項 5】 請求項 4 において、

情報出力用出力部を更に具備し、

前記制御部は、前記制御データに回答して出力制御信号を出力し、

前記情報出力用出力部は、前記出力制御信号に回答して、前記記憶データのうち前記制御データ種類を有しないものを情報データとして外部に出力する情報信号再生回路。

【請求項 6】 請求項 4 において、

前記解析部は、前記入力データ種類が前記制御データ種類である場合、前記記憶データのうち前記選択記憶領域が記憶するものが、他の入力データに書き換えられないように前記許可情報を変更する情報信号再生装置。

【請求項 7】 請求項 1 において、

前記許可情報は、複数の値を含み、

前記複数の値のそれぞれは、複数の記憶領域のうちの一の記憶領域に対応し、且つ、前記記憶データのうちの前記一の記憶領域が記憶するものを、前記入力データに書き換えることが許可されているか否かを示す情報信号再生装置。

【請求項 8】 請求項 7 において、

前記第 2 記憶部は、複数のフラグ記憶領域を含み、

前記複数の値のそれぞれは、前記複数のフラグ記憶領域のうちの一のフラグ記憶領域に記憶される情報信号再生装置。

【請求項 9】 請求項 7 において、

解析部を更に具備し、

前記入力データは、複数のデータ種類のうちの一つを入力データ種類として有し、

前記解析部は、前記入力データに基づいて、前記入力データ種類が前記複数のデータ種類のうちのいずれであるかを解析し、且つ、前記入力データ種類が前記複数のデータ種類のうちのいずれであるかに基づいて前記複数の値のうち、前記選択記憶領域に対応するものを変更する情報信号再生装置。

【請求項 10】 請求項 1 から請求項 9 までのいずれかの情報信号再生装置を具備する DVD 再生装置。

【請求項 11】 記録媒体から入力データを読みとるステップと、

許可情報を参照して、複数の記憶領域のうちの一の記憶領域を選択記憶領域として選択するステップと、ここで、前記複数の記憶領域は、それぞれ記憶データを記憶し、且つ、前記許可情報は、前記複数の記憶領域のうち、前記記憶データを書き換えることが許可されているものを示し、

前記記憶データのうち、前記選択記憶領域が記憶するものを前記入力データに書き換えるステップとを具備する。情報信号再生方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、情報信号再生装置及び情報信号再生方法に関する。特に本発明は、種類が異なる複数のデータが記録された記録媒体を読み出した情報を一時的に保存する記憶装置を含む情報信号再生装置に関する。

【0002】

【従来の技術】記録媒体、例えば、デジタル・ビデオ・ディスク（以下、「DVD」という。）媒体にデジタル画像データを記録する方式として、MPEG 2 (M o t

ionPicture coding Experts Group 2)方式が提案されている。MPEG2方式は、デジタル画像信号等を圧縮符号化する方式である。

【0003】MPEG2方式では、デジタル画像データは、複数のGOP(Group Of Pictures)から構成される。GOPとは、動画の1シーケンスを分割した符号化の単位である。それぞれのGOPは、複数のフレームから構成される。複数のフレームのそれぞれは、3種類のピクチャー、即ち、Iピクチャー、Pピクチャー、Bピクチャーのいずれかとされている。

【0004】Iピクチャーとは、1フレーム内で予測符号化されたフレーム内予測符号化画像である。Pピクチャーとは、すでに符号化された時間的に前のフレーム(Iピクチャー又はPピクチャー)を参照して予測されたフレーム間順方向予測符号化画像である。Bピクチャーとは、時間的に前後の2フレームを参照して予測された双方向予測符号化画像である。

【0005】DVD記録媒体には、MPEG2フォーマットによって圧縮符号化されたデジタル画像データが記録されている。DVD記録媒体には、図13に示されているように、VOBS(Video Object Set)を1単位としてデジタル画像データが記録される。VOBSのそれぞれには、例えば、映画の一作品が記録される。それぞれのVOBSは、複数のVOB(Video Object)から構成される。

【0006】DVDシステムは、特殊再生機能を備えている。DVDシステムは、例えば、一つの映画を複数のストーリー展開で見ることができるマルチストーリー機能、複数の言語で見ることができるマルチランゲージ機能、複数のアングルで見ることができるマルチアングル機能を備えている。マルチストーリー機能、マルチランゲージ機能及びマルチアングル機能は、VOB毎に、それぞれ異なるストーリー、異なる言語、異なるアングルの画像が記録されていることによって実現される。

【0007】それぞれのVOBは、複数のセル(Cell)によって構成される。セルは、例えば、映画の1シーンに相当する。マルチストーリー機能は、セルの再生経路を決めることによって実現される。セルの再生経路は、PGC(Program Chain)と呼ばれる。

【0008】それぞれのCellは、VOBU(Video Object Unit)により構成される。VOBUは、DVD記録媒体に記録されるデジタル画像データの最小の単位である。VOBUはナビゲーションパックと、ビデオパックと、オーディオパックにより構成される。ナビゲーションパックは、VOBUの属性や位置を示す。ナビゲーションパックは、必ずVOBUの先頭に存在する。ビデオパックは、映像の情報である。オーディオパックは、音楽の情報である。

【0009】マルチストーリー機能がシームレスに実現

されるように、DVD記録媒体には、VOBが複数に分割されて記録されている。図16は、DVD記録媒体に記録されたデジタル画像データが再生される過程を示す。それぞれのVOBUの先頭には、必ずナビゲーションパックが存在する。DVDプレーヤーは、ナビゲーションパックに記録された情報を、再生の頭出しの為に参照する。DVDプレーヤーは、ナビゲーションパックに記録された情報を参照して、不要なVOBを読み飛ばしながらDVD記録媒体を再生する。

【0010】また、ナビゲーションパックには、再生される映像・音声データと連携した制御を行うために必要な情報が記録されている。更に、ナビゲーションパックには、デコードの切れ目を表す情報が記録されている。このように、ナビゲーションパックには、再生の頭出しが終了しても、映像パックや音声パックがデコードされるまで、残されている必要がある情報が記録されている。

【0011】DVDプレーヤーのような情報信号再生装置には、バッファメモリが使用される。バッファメモリは、記録媒体から読み出された情報を、一時的に保存する。バッファメモリに一時的に保存された情報は、その種類によって異なるタイミングでバッファメモリから読み出される。同一のVOBUに属する映像パック及び音声パックがバッファメモリから読み出されても、ナビゲーションパックはその映像パック及び音声パックのデコードが完了されるまでバッファメモリに保存される必要がある。なぜなら、ナビゲーションパックには、その映像パック及び音声パックがデコードされるのに必要な情報が記録されているからである。

【0012】DVD記録媒体を再生する情報信号再生装置が、公開特許公報(特開平10-262217)に知られている。公知のその情報信号再生装置は、マルチストーリー機能に対応したフォーマットで画像が記録されるDVD記録媒体に記録された情報を読み取り再生するDVD再生装置である。

【0013】公知のそのDVD再生装置101は、図14に示されているように、ピックアップ102、RF回路103、データデコーダ104、デマルチプレクサ105、ビデオデコーダ106、副映像デコーダ107、オーディオデコーダ108、NTSC変換回路109、A/D変換回路110、コントローラ111、ユーザインタフェース112、メモリ113を有する。

【0014】ピックアップ102は、レーザ光を記録媒体114に照射する。ピックアップ102は、記録媒体114に記録されたデータを読み取る。ピックアップ102は、読み取ったデータを、RF信号AによりRF回路103に伝達する。RF回路103は、RF信号Aに応答して、記録されたデジタルデータBと同期信号とを生成する。RF回路103は、デジタルデータBをデータレコーダ104に供給する。

【0015】データレコーダ104は、トラックバッファ104aを有する。トラックバッファ104aは、データデコーダ104とデマルチプレクサ105の処理速度の違いを吸収する。データレコーダ104は、デジタルデータBに基づき、データの復調や誤り訂正を行う。データレコーダ104により復調されたデータCは、デマルチプレクサ105に供給される。

【0016】復調されたデータCは、ナビゲーションパック(NV_PCK)と、映像パック(V_PCK)と、音声パック(A_PCK)と、副映像パック(SP_PCK)を含む。デマルチプレクサ105は、復調されたデータCに含まれるナビゲーションパック(NV_PCK)と、映像パック(V_PCK)と、音声パック(A_PCK)と、副映像パック(SP_PCK)とをパック毎に振り分けてビデオデコーダ106、副映像デコーダ107、オーディオデコーダ108に出力する。

【0017】デマルチプレクサ105は、図15に示されているように、ストリーム解析回路115、切替スイッチ116、バッファ117及び停止制御回路118とを有する。ストリーム解析回路115は、復調されたデータCが、デマルチプレクサ105に供給される。復調されたデータCは、ナビゲーションパック(NV_PCK)と、映像パック(V_PCK)と、音声パック(A_PCK)と、副映像パック(SP_PCK)のいずれであるかを解析する。

【0018】ストリーム解析回路115の動作は、停止制御回路118により制御される。停止制御回路118は、ストリーム解析回路115の解析結果にตอบสนองして、ストリーム解析回路115の動作を制御する。ストリーム解析回路115は、解析結果に基づいて、切替スイッチ116に切り替え信号Dを送出する。ストリーム解析回路115は、更に、解析したパックを切替スイッチ116に出力する。

【0019】切替スイッチ116は、パックの種類の分だけの出力端子を有する。切替スイッチ116は、入力されたパックをストリーム解析回路115からの切り替え信号Dに基づいて、ビデオデコーダ106、副映像デコーダ107、オーディオデコーダ108に振り分けて出力する。

【0020】切替スイッチ116は、更に復調されたデータCに含まれるナビゲーションパックをバッファ117に出力する。バッファ117は、復調されたデータCに含まれるナビゲーションパックを記憶する。

【0021】バッファ117は、コントローラ111により常にアクセスされている。バッファ117に書き込まれたナビゲーションパックは、コントローラ111によって読み込まれる。コントローラ111は、読み込んだナビゲーションパックの情報に基づいてシステムを制御する。

【0022】ビデオデコーダ106、副映像デコーダ1

07、オーディオデコーダ108、NTSC変換回路109、A/D変換回路110、コントローラ111、ユーザインタフェース112、メモリ113の各部分は、コントローラ111の制御にตอบสนองして、映像パック(V_PCK)、音声パック(A_PCK)、副映像パック(SP_PCK)の処理及び再生を行う。

【0023】公知のそのDVD再生装置101は、ナビゲーションパックを記憶する専用のメモリであるバッファ117を有する。バッファ117は、ナビゲーションパックを記憶することができるだけの容量を必要とする。ナビゲーションパックは、2064バイトで構成されるから、保存しておくべきナビゲーションパックの数をnとすると、 $n \times 2064$ バイトの大きさを必要とする。バッファ117の回路規模は大きい。また、公知のそのDVD再生装置101は、各パックを振り分けるためのマルチプレクサ105を必要とする。

【0024】情報信号再生装置を構成するハードウェアは削減されることが望まれる。特にDVD再生装置は、ナビゲーションパックに記録されている情報を処理するための専用のハードウェアが削減されることが望まれる。

【0025】また、読み出された情報を一時的に保存するバッファメモリを含む情報信号再生装置は、読み出された情報のうち確実に保存される必要がある情報が確実に保存されることが望まれる。特に、DVD再生装置は、デコードされる必要がある映像パック及び音声パックを一時的に保存するバッファメモリに、デコードされるタイミングと異なるタイミングで処理される必要があるナビゲーションパックを保存し、その後映像パック及び音声パックがバッファメモリから読み出された場合でも、ナビゲーションパックの内容が確実に保存されることが望まれる。特に、マルチストーリー機能、マルチランゲージ機能、マルチアングル機能等の特殊再生が行われる場合には、ナビゲーションパックの保存はより重要になる。なぜなら、パックの再生順が異なったり、再生されないパックが発生することがあるからである。

【0026】また、従来のDVD再生装置101は、DVDプレーヤーとしてのみ使用が可能である。DVD-ROMドライブ及びDVDプレーヤーのハードウェアの構成は、共通化されることが望まれる。

【0027】

【発明が解決しようとする課題】本発明の課題は、読み出された情報を一時的に保存するバッファメモリを含む情報信号再生装置であって、読み出された情報のうち確実に保存される必要がある情報が確実に保存される情報信号再生装置を提供することである。

【0028】本発明の他の課題は、情報信号再生装置を構成するハードウェアを削減することである。本発明の他の課題は、特に、ナビゲーションパック専用のハードウェアが削減されたDVD再生装置を提供することであ

る。

【0029】本発明の更に他の課題は、DVD-ROMドライブ及びDVDプレーヤーのハードウェアの構成を共通化することである。

【0030】

【課題を解決するための手段】その課題を解決するための手段は、下記のように表現される。その表現中に現れる技術的事項には、括弧 () つきで、番号、記号等が添記されている。その番号、記号等は、本発明の複数の実施の形態のうちの、少なくとも1つの実施の形態を構成する技術的事項、特に、その実施の形態に対応する図面に表現されている技術的事項に付せられている参照番号、参照記号等に一致している。このような参照番号、参照記号は、請求項記載の技術的事項と実施の形態の技術的事項との対応・橋渡しを明確にしている。このような対応・橋渡しは、請求項記載の技術的事項が実施の形態の技術的事項に限定されて解釈されることを意味しない。

【0031】本発明による情報信号再生回路は、記録媒体(2)から入力データ(d)を読み取る読取部(1、3、4)と、複数の記憶領域(6-0~6-127、19-0~19-127)を含む第1記憶部(6、19)と、許可情報を記憶する第2記憶部(8、19a-0~19a-127)と、記録制御部(5、9、17、24)とを具備する。ここで前記複数の記憶領域(6-0~6-127、19-0~19-127)のそれぞれは、記憶データを記憶する。許可情報は、複数の記憶領域(6-0~6-127、19-0~19-127)のうち、前記記憶データを書き換えることが許可されているものを示す。記録制御部(5、17)は、許可情報を参照して、複数の記憶領域(6-0~6-127、19-0~19-127)のうちの一つを選択記憶領域として選択し、且つ、前記記憶データのうち前記選択記憶領域が記憶するものを、前記読取部が出力する前記入力データに書き換える。

【0032】本発明による情報信号再生装置は、複数の第1記憶部(6-0~6-127)それぞれへの書き換えが許可されるか否かの情報を参照しながら、複数の第1記憶部(6-0~6-127、19-0~19-127)に、読取部(1、3、4)が読み出した入力データ(d)を書き込む。本発明による情報信号再生装置は、読み出したデータを保存する必要があるとき、それを確実に保存する。

【0033】また、解析部(7、18)を更に具備することがある。このとき、入力データ(d)は、複数のデータ種類(N、V、A)のうちの一つを入力データ種類として有する。解析部(7、18)は、入力データ(d)に基づいて、前記入力データ種類が複数のデータ種類(N、V、A)のうちのいずれであるかを解析する。解析部(7、18)は、前記入力データ種類が前記

複数のデータ種類(N、V、A)のうちのいずれであるかに基づいて前記第2記憶部に記憶される前記許可情報を変更する。

【0034】また、解析部(7、18)は、前記入力データ種類が複数のデータ種類(N、V、A)のうちの所定のデータ種類(N)である場合、前記記憶データのうち前記選択記憶領域が記憶するものが他の入力データに書き換えられないように許可情報を変更することがある。所定のデータ種類(N)を有する入力データが、確実にリングバッファ(6、19)に保存される。

【0035】また、制御用出力部(11、21)と、制御部(14、23)とを更に具備することがある。このとき、前記記憶データのそれぞれは、前記複数の種類(N、V、A)のうちの一つを有する。前記複数のデータ種類(N、V、A)は、制御データ種類(N)を含む。制御用出力部(11、21)は、前記記憶データのうち前記制御データ種類(N)を有するものを制御用データとして制御部(14、23)に出力する。制御部(14、23)は、前記制御データに回答して前記許可情報を変更する。制御データ種類(N)を有する記憶データが読み出された後、読み出されたその記憶データが書き込まれている記憶領域への書き込みが許可され得る。

【0036】また、情報出力用出力部(10)を更に具備することがある。制御部(14、23)は、前記制御データに回答して出力制御信号を出力する。情報出力用出力部(10)は、前記出力制御信号に回答して、前記記憶データのうち前記制御データ種類を有しないものを情報データ(j)として外部に出力する。制御データに回答して、情報データ(j)が取り出される。

【0037】また、解析部(7、18)は、前記入力データ種類が制御データ種類(N)である場合、前記記憶データのうち前記選択記憶領域が記憶するものが、他の入力データに書き換えられないように前記許可情報を変更する。制御データ種類(N)を有する記憶データを記憶する記憶領域(6-0~6-127、9-0~9-127)の書き換えが禁止される。

【0038】また、前記許可情報は、複数の値を含むことがある。このとき、複数の値のそれぞれは、複数の記憶領域(6-0~6-127、19-0~19-127)のうちの一つの記憶領域に対応する。複数の値のそれぞれは、前記記憶データのうちの前記一の記憶領域が記憶するものを、前記入力データに書き換えることが許可されているか否かを示す。

【0039】また、前記第2記憶部(8、19a-0~19a-127)は、複数のフラグ記憶領域(8-0~8-127、19a-0~19a-127)を含むことがある。このとき、前記複数の値のそれぞれは、前記複数のフラグ記憶領域(8-0~8-127、19a-0~19a-127)のうちの一つのフラグ記憶領域に記憶される。

【0040】また、解析部(7、18)を更に具備することがある。このとき、前記入力データは、複数のデータ種類(N、V、A)のうちの一つを入力データ種類として有する。解析部(7、18)は、前記入力データ(d)に基づいて、前記入力データ種類が前記複数のデータ種類(N、V、A)のうちのいずれであるかを解析する。更に、解析部(7、18)は、前記入力データ種類が前記複数のデータ種類のうちのいずれであるかに基づいて前記複数の値のうち、前記選択記憶領域に対応するものを変更する。

【0041】本発明によるDVD再生装置は、上述の情報信号再生装置を具備する。本発明のDVD再生装置は、読み出したデータを保存する必要があるとき、それを確実に保存する。

【0042】本発明による情報信号再生方法は、記録媒体(2)から入力データ(d)を読みとるステップと、許可情報を参照して、複数の記憶領域(6-0~6-127、19-0~19-127)のうちの一の記憶領域を選択記憶領域として選択するステップと、前記記憶データのうち、前記選択記憶領域が記憶するものを入力データ(d)に書き換えるステップとを具備する。ここで複数の記憶領域(6-0~6-127、19-0~19-127)は、それぞれ記憶データを記憶し、且つ、許可情報は、複数の記憶領域(6-0~6-127、19-0~19-127)のうち、前記記憶データを書き換えることが許可されているものを示す。

【0043】本発明による情報信号再生方法は、複数の第1記憶部(6-0~6-127)それぞれへの書き換えが許可されるか否かの情報を参照しながら、複数の第1記憶部(6-0~6-127、19-0~19-127)に、読取部(1、3、4)が読み出した入力データ(d)を書き込む。本発明による情報信号再生装置は、読み出したデータを保存する必要があるとき、それを確実に保存する。

【0044】

【発明の実施の形態】図面に一致対応して、本発明による第1の実施の形態の情報信号再生装置は、ピックアップを備えている。そのピックアップ1は、図1に示されているように、記録媒体2に記録された2値データを読み出す。ピックアップ1はRF回路3に接続する。

【0045】RF回路3は、DVDデコーダ4に接続する。DVDデコーダ4は、第1バッファコントローラ5に接続する。第1バッファコントローラ5は、第1バッファポイント5aを含む。第1バッファポイント5aは、ライトポイント値を保持する。ライトポイント値は0以上127以下の値である。第1バッファコントローラ5は、リングバッファ6に接続する。リングバッファ6は、図2に示されているように、128個の記憶領域6-0~6-127を有する。ただし、記憶領域6-6~6-124は図示されていない。記憶領域6-0~6

-127には、それぞれ0から127の上位アドレスが割り振られる。

【0046】記憶領域6-0には、上位アドレス0が割り振られる。記憶領域6-1には、上位アドレス1が割り振られる。同様に、記憶領域6-jには、上位アドレスjが割り振られる。jは、0以上127以下の自然数である。記憶領域6-0~6-127のそれぞれは、2064バイトで構成される。それぞれのバイトには、下位アドレスが割り振られている。

10 【0047】図1に示されているように、DVDデコーダ4は、更に第1ディテクター7に接続する。第1ディテクター7は、レジスタ8に接続する。レジスタ8は、図3に示されているように、記憶領域6-0~6-127の数と同数のフラグ記憶領域8-0~8-127から構成されている。フラグ記憶領域8-0~8-127には、それぞれ0から127のアドレスが割り振られている。レジスタ8は、第2ディテクター9と接続する。第2ディテクター9は、第1バッファコントローラ5と接続する。

20 【0048】リングバッファ6は、第2バッファコントローラ10と、第3バッファコントローラ11とに接続する。第2バッファコントローラ10は、ビデオデコーダ12に接続する。

【0049】第1バッファコントローラ5、第2バッファコントローラ10、第3バッファコントローラ11及びレジスタ8は、バス13を介して中央処理装置(以下「CPU」という。)14に接続する。CPU14は、レジスタ7に接続する。

30 【0050】本実施の形態の情報信号再生装置は、記録媒体2に記録されているデータを読み取る。記録媒体2は、DVD記録媒体である。記録媒体2は、物理セクタ(以下、単に「セクタ」という。)に区分されている。また、記録媒体2は、図4に示されているような論理的フォーマットを有する。記録媒体2には、複数のストーリーが記録される。それぞれのストーリーは、VOB(Video Object)に収められている。

40 【0051】それぞれのVOBは、複数のセル(Cell)を含む。それぞれのセルは、例えば、映画の1シーンに相当する映像、音声データを含む。それぞれのセルは、複数のVOBU(Video Object unit)を含む。DVDシステムは、VOBUを一単位として再生を行う。

50 【0052】それぞれのVOBUは、複数のパックを含む。一のパックは、一のセクタに記録される。パックのそれぞれは、ナビゲーションパック(N)、映像パック(V)又は音声パック(A)のいずれかである。ナビゲーションパックは、マルチストーリー機能等の特殊再生を実現するために必要な情報が記録される。VOBUの有するセクタのうち、先頭のパックは必ずナビゲーションパックである。映像パックは、映像データを有する。

音声パックは、音声データを有する。

【0053】ナビゲーションパックには、更に、同一のVOBUに属する映像パックと音声パックとをデコードするのに必要な情報が記録されている。そのため、ナビゲーションパックは、同一のVOBUに属する映像パックと音声パックとのデコードが完了するまで、リングバッファ6に保存される必要がある。

【0054】本実施の形態の情報信号再生装置が、記録媒体2のうちの1つのセクタを読み取るときの動作が説明される。前述のとおり、1つのセクタには1つのパックが記録されている。従って、以下の動作により、1つのパックが読み取られる。

【0055】ピックアップ1は、図1に示されているように、記録媒体2にレーザ光を照射する。記録媒体2の各セクタに記録されているデータは、1と0との2値で表現されている。ピックアップ1は、記録媒体2から反射される光に应答して再生信号aを生成する。ピックアップ1は、再生信号aをRF回路3に出力する。

【0056】RF回路3は、再生信号aの整形と増幅を行い、RF信号cとしてDVDデコーダ4に出力する。DVDデコーダ4は、RF信号cの2値化を行い、デジタル信号（図示されない）を、その内部で生成する。DVDデコーダ4は、そのデジタル信号からセクタの先頭ビットを検出する。DVDデコーダ4は、セクタの先頭のビットを検出すると、同期信号bを所定の期間Hイレベル（電源電圧レベル）にする。DVDデコーダ4は、同期信号bを第1バッファコントローラ5に出力する。

【0057】DVDデコーダ4は、更に、そのデジタル信号を復調する。DVDデコーダ4は、復調された信号からデータを取り出し、そのデータの誤り訂正を行う。以上の過程により、読み取られたセクタに記録されているパックのデータが復元される。DVDデコーダ4は、データが復元されたパックを、入力パックdとして第1バッファコントローラ5に出力する。

【0058】第1バッファコントローラ5は、同期信号bがHイレベルになったとき、入力パックdを取り込む。続いて、第1バッファコントローラ5は、入力アドレスeを生成する。入力アドレスeは、上位アドレスと下位アドレスから構成される。上位アドレスは、リングバッファ6の記憶領域6-0~6-127のうちの1つの記憶領域を指定する。下位アドレスは、記憶領域6-0~6-127それぞれが有するバイトを指定する。入力アドレスeは、リングバッファ6に出力される。

【0059】続いて、第1バッファコントローラ5は、取り込んだ入力パックdを入力パックd'としてリングバッファ6に出力する。入力パックd'は、入力パックdと同一の内容を有する。

【0060】リングバッファ6の記憶領域6-0~6-127のそれぞれは、一つのパックを記憶する。記憶領域6-0~6-127のそれぞれが記憶するパックは、

ナビゲーションパック、映像パック、音声パックのいずれかである。リングバッファ6は、記憶領域6-0~6-127のうち、入力アドレスeの上位アドレスにより指定された記憶領域を入力パックd'に書き換える。

【0061】入力アドレスeの上位アドレスは、レジスタ8が保持する値を参照しながら以下の過程で生成される。前述のとおり、レジスタ8は、順に0から127のアドレスが割り振られた128のフラグ記憶領域8-0~8-127を有する。各フラグ記憶領域8-0~8-127は、それぞれリングバッファ6が有する記憶領域6-0~6-127のそれぞれに対応する。フラグ記憶領域8-0~8-127のそれぞれは、0又は1の値をとる。各フラグ記憶領域8-0~8-127が保持する値は、記憶領域6-0~6-127のそれぞれの書き換えが許可されているか否かを示す。

【0062】フラグ記憶領域8-0が保持する値が1であるとき、記憶領域6-0の書き換えは禁止される。フラグ記憶領域8-0が保持する値が0であるとき、記憶領域6-0の書き換えは許可される。

【0063】以下同様に、フラグ記憶領域8-jが保持する値が1であるとき、記憶領域6-jの書き換えは禁止される。ここで、jは0から127の整数である。フラグ記憶領域8-jが記憶する値が0であるとき、記憶領域6-jの書き換えは許可される。

【0064】フラグ記憶領域8-0~8-127が記憶する値は、全体として、リングバッファ6の有する記憶領域6-0~6-127のうち、書き換えが許可されているものを示す許可情報を構成する。レジスタ8は、リングバッファ6の有する記憶領域6-0~6-127のうち、書き換えが許可されているものを示す許可情報を保持する機能を有することになる。

【0065】入力アドレスeの上位アドレスは、フラグ記憶領域8-0~8-127が保持する値を参照し、書き換えが禁止されていない記憶領域を指定するように生成される。具体的には、入力アドレスeは、以下のようにして生成される。

【0066】第1バッファポインタ5aは、セクタの先頭ビットが検出される度に、即ち、同期信号bがH Iになる度に、第1バッファポインタ5aが保持するライトポインタ値を1だけ増加させる。ただし、第1バッファポインタ5aは、同期信号bがH Iになったときに、ライトポインタ値が127であった場合には、ライトポインタ値を0にする。

【0067】続いて、第1バッファコントローラ5は、ライトポインタ値をレジスタアドレスfとしてレジスタ8に出力する。レジスタアドレスfはフラグ記憶領域8-0~8-127のうちの1つのフラグ記憶領域を指定する。レジスタアドレスfが0のとき、フラグ記憶領域8-0が指定される。以下同様に、レジスタアドレスfがjのとき、フラグ記憶領域8-jが指定される。レジ

タ 8 は、レジスタアドレス f により指定されたフラグ記憶領域が保持する値を、フラグ信号 g として第 2 ディテクター 9 に出力する。

【0068】第 2 ディテクター 9 は、フラグ信号 g が 1 か 0 かに応じてバッファポインタ制御信号 h を生成する。

【0069】レジスタアドレス f により指定されたフラグ記憶領域が保持する値が 1 である場合、バッファポインタ制御信号 h は、第 1 バッファコントローラ 5 に、第 1 バッファポインタ 5 a が保持するライトポインタ値を、1 だけ更に増加することを指示する。このとき、第 1 バッファコントローラ 5 は、1 だけ増加されたライトポインタ値を、再度レジスタアドレス f としてレジスタ 8 に出力する。レジスタアドレス f により指定されたフラグ記憶領域が保持する値が 1 である限り、ライトポインタ値を 1 だけ増加し、レジスタアドレス f としてレジスタ 8 に出力することが繰り返される。

【0070】レジスタアドレス f により指定されたフラグ記憶領域が保持する値が 0 である場合、バッファポインタ制御信号 h は、第 1 バッファコントローラ 5 に、第 1 バッファポインタ 5 a が保持するライトポインタ値をそのまま維持するように指示する。バッファポインタ制御信号 h は、更に、第 1 バッファコントローラ 5 に、そのライトポインタ値を入力アドレス e の上位アドレスとするように指示する。即ち、ライトポインタ値が 0 のとき、上位アドレスとして 0 が指定される。以下同様に、ライトポインタ値が j のとき、上位アドレスとして j が指定される。第 1 バッファコントローラ 5 は、下位アドレスを順次生成する。第 1 バッファコントローラ 5 は、上位アドレスに下位アドレスを付加したものを入力アドレス e として出力する。

【0071】以上の過程により入力アドレス e が生成される。生成された入力アドレス e は、リングバッファ 6 に入力される。入力アドレス e の上位アドレスが 0 であるとき、書き換えられる記憶領域として、記憶領域 6-0 が指定される。同様に、入力アドレス e の上位アドレスが j であるとき、書き換えられる記憶領域として記憶領域 6-j が指定される。j は 0 以上 127 以下の整数である。入力アドレス e の上位アドレスにより指定された記憶領域が記憶するパックは、入力パック d' に書き換えられる。

【0072】続いて、フラグ記憶領域 8-0~8-127 のうち、入力アドレス e の上位アドレスと同一のアドレスを有するフラグ記憶領域が保持する値が変更される。入力アドレス e の上位アドレスと同一のアドレスを有するフラグ記憶領域は以下の過程で変更される。

【0073】第 1 ディテクター 7 に、入力パック d が入力される。第 1 ディテクター 7 は入力パック d が、ナビゲーションパック、映像パック又は音声パックのいずれであるかを解析する。リングバッファ 6 に入力される入

力パック d' と、第 1 ディテクター 7 に入力される入力パック d は同一である。第 1 ディテクター 7 は、リングバッファ 6 に入力された入力パック d' がナビゲーションパック、映像パック又は音声パックいずれであるかを解析することになる。第 1 ディテクター 7 は、入力パック d が、ナビゲーションパック、映像パック又は音声パックのいずれであるかに応じてレジスタ書き換え信号 i を出力する。

【0074】レジスタ 8 は、レジスタ書き換え信号 i により、リングバッファ 6 に入力された入力パック d' が、ナビゲーションパック、映像パック又は音声パックのいずれであるかを認知する。

【0075】更に、ライトポインタ値が、再度レジスタアドレス f としてレジスタ 8 に出力される。このときのライトポインタ値は、入力アドレス e の上位アドレスと同一である。レジスタ 8 は、リングバッファ 6 の有する記憶領域 6-0~6-127 のうち、いずれの記憶領域の書き換えが行われたかをレジスタアドレス f により認知する。

【0076】レジスタ 8 は、リングバッファ 6 に入力された入力パック d' が、ナビゲーションパックであるとき、レジスタアドレス f により指定されるフラグ記憶領域に 1 を書き込む。これにより、ナビゲーションパックに書き換えられた記憶領域の書き換えが禁止される。

【0077】レジスタ 8 は、リングバッファ 6 に入力された入力パック d' が、映像パック又は音声パックであるとき、レジスタアドレス f により指定されるフラグ記憶領域に 0 を書き込む。これにより、映像パック又は音声パックが書き込まれた記憶領域への書き換えは禁止されない。

【0078】ナビゲーションパックは、映像パック、音声パックのデコードに必要な情報を有している。ナビゲーションパックは、同一の VOB U に含まれている映像パック、音声パックのデコードが完了するまで、リングバッファ 6 に保存される必要がある。そのため、ナビゲーションパックが書き込まれたリングバッファ 6 の記録領域への書き換えが禁止される。

【0079】一方、映像パック又は音声パックは、リングバッファ 6 から読み出された後、再度読み出しが必要になることは通常ない。従って、映像パック、音声パックが書き込まれた記憶領域への書き換えは禁止されない。

【0080】続いて、リングバッファ 6 に書き込まれたパックが読み出される過程が説明される。リングバッファ 6 に書き込まれたパックは、第 2 バッファコントローラ 10 と、第 3 バッファコントローラ 11 とにより読み出される。リングバッファ 6 に書き込まれたパックのうち、ナビゲーションパックは、第 3 バッファコントローラ 11 により読み出される。読み出されたナビゲーションパックは、CPU 14 を制御する制御ナビゲーション

バックnとして、バス13を介してCPU14に伝達される。

【0081】また、リングバッファ6に書き込まれたバックのうち、映像バックと音声バックとは、第2バッファコントローラ10により読み出される。第2バッファコントローラ10により読み出された映像バックと音声バックとは、出力データ信号jにより、ビデオデコーダ12に出力される。ビデオデコーダ12は、映像バックに基づいて、映像信号kを外部回路（図示されない）に出力する。更にビデオデコーダ12は、音声バックに基づいて、音声信号lを他の外部回路（図示されない）に出力する。

【0082】このとき、リングバッファ6の記憶領域6-0～6-127のうち、いずれの記憶領域のバックを第2バッファコントローラが読み出すかは、CPU14により選択される。CPU14は、記憶領域6-0～6-127のうち、バックが読み出される記憶領域を、制御ナビゲーションバックnを参照しながら選択する。CPU14は、いずれの記憶領域が選択されたかを、バス13を介し、出力制御信号pによって第2バッファコントローラ10に伝達する。第2バッファコントローラ10は、出力制御信号pにตอบสนองして、リングバッファ6の記憶領域6-0～6-127から、映像バックと音声バックとを読み出す。

【0083】また、制御ナビゲーションバックnに基づいてリングバッファ6から映像バックと音声バックとの読み出しが行われた結果、リングバッファ6に記憶されているナビゲーションバックには、以後使用されることがないナビゲーションバックが生じることがある。CPU14は、以後使用されることがないナビゲーションバックがどれであることを判断し、レジスタ8の有するフラグ記憶領域の内容を変更する。

【0084】CPU14は、不要なナビゲーションバックが記憶されている記憶領域の上位アドレスと同一のアドレスを、消去アドレス信号mによりバス13を介してレジスタ8に出力する。レジスタ8は、消去アドレス信号mに対応するフラグ記憶領域の内容を、1から0に書き換える。

【0085】本実施の形態の情報信号再生装置は、ナビゲーションバックを読み取ったとき、そのナビゲーションバックが必要とされる間、そのナビゲーションバックを確実に保存する。レジスタ8が、ナビゲーションバックを記憶するリングバッファ6の記憶領域への書き換えが許可されるか否かについての情報を記憶しているからである。

【0086】本実施の形態の情報信号再生装置は、映像バック又は音声バックを読み取ったとき、それらを消去可能にしつつ保存する。レジスタ8が、その映像バック又は音声バックを記憶するリングバッファ6の記憶領域への書き換えが許可されることを示す情報を保持するからである。

らである。

【0087】また、本実施の形態の情報信号再生装置は、ナビゲーションバックと映像バックと音声バックとが記憶された媒体を、少ないハードウェア構成で読み取ることができる。なぜなら、本実施の形態の情報読取回路は、ナビゲーションバックが記憶される領域と、映像バック及び音声バックが記憶される領域を共用するからである。本実施の形態の情報信号再生装置は、ナビゲーションバックを記憶する専用のバッファを使用しない。本実施の形態の情報信号再生装置は、専用のバッファの代わりに回路規模の小さい第1ディテクター7、レジスタ8及び第2ディテクター9を使用する。

【0088】第1ディテクター7は、各バックのヘッダ部分に含まれるわずかな量の情報のみを判断する回路である。レジスタ8は、わずか128ビットのレジスタで充分である。第2ディテクター9は、フラグ信号gが、1か0かのみを判断する回路である。ナビゲーションバックを必要数だけ記憶しておくバッファと比較すると、第1ディテクター7、レジスタ8及び第2ディテクター9の回路規模は極めて小さい。このように、本実施の形態の情報信号再生装置は、ナビゲーションバックと映像バックと音声バックとが記憶されたDVD記録媒体を、少ないハードウェア構成で再生することができる。

【0089】第1の実施の形態の情報信号再生装置は、DVDプレーヤを構成する。本実施の形態の情報信号再生装置は、DVD-ROM、又は、DVD-RAMドライブとして使用されることも可能である。

【0090】本実施の形態の情報信号再生装置が、DVD-ROMドライブとして使用される場合の構成が、図5に示されている。図5に示されているように、本実施の形態の情報信号再生装置がDVD-ROMドライブとして使用される場合には、第2バッファコントローラ12に、ATAPIインターフェース15が接続される。ATAPIインターフェース15には、パーソナルコンピュータ16が接続される。

【0091】このように、本実施の形態の情報信号再生装置は、主要部分の構成を変更することなくDVD-ROMドライブ、DVDプレーヤのいずれにも使用することができる。

【0092】また、本実施の形態の情報信号再生装置は、DVD記録媒体以外の他の記録媒体の情報信号再生装置、例えば、CD-ROMドライブ、MDプレーヤー、フロッピー（登録商標）ディスクドライブ、ハードディスクドライブに応用されることも可能である。

【0093】続いて、本発明による第2の実施の形態の情報信号再生装置が説明される。第2の実施の形態の情報信号再生装置は、ピックアップを備えている。そのピックアップ1は、図6に示されているように、記録媒体2に記録された2値データを読み出す。ピックアップ1はRF回路3に接続する。

【0094】RF回路3は、DVDデコーダ4に接続する。DVDデコーダ4は第1バッファコントローラ17と第1ディテクター18とに接続する。第1ディテクター18は、第1バッファコントローラ17に接続する。第1バッファコントローラ17は、第1バッファポイント17aを含む。第1バッファポイント17aはライトポイント値を保持する。ライトポイント値は0以上127以下の整数である。

【0095】第1バッファコントローラ17は、リングバッファ19に接続する。リングバッファ19は、図7に示されているように、0から127のアドレス番号が割り振られた128個の記憶領域19-0～19-127を含む。リングバッファ19は、更に、フラグ記憶領域19a-0～19a-127を含む。フラグ記憶領域19a-0～19a-127は、それぞれ記憶領域19-0～19-127への書き換えが許可されているか否かを示す。

【0096】フラグ記憶領域19a-0の内容が1であるとき、記憶領域19-0への書き換えが禁止される。フラグ記憶領域19a-0の内容が0であるとき、記憶領域19-0への書き換えは許可される。同様に、フラグ記憶領域19a-jの内容が1であるとき、記憶領域19-jへの書き換えが禁止される。jは0以上127以下の自然数である。フラグ記憶領域19a-jの内容が0であるとき、記憶領域19-jへの書き換えは許可される。

【0097】リングバッファ19は、第2バッファコントローラ10、第3バッファコントローラ21及び第4バッファコントローラ20に接続する。第2バッファコントローラ10、第3バッファコントローラ21及び第4バッファコントローラ20は、バス22を介してCPU23に接続する。

【0098】第2バッファコントローラ10は、ビデオデコーダ12に接続する。第4バッファコントローラ20は、第4バッファポイント20aを有する。第4バッファポイント20aはフラグ読み出しポイント値を保持する。フラグ読み出しポイント値は0以上127以下の整数である。第4バッファポイント20は、第2ディテクター24に接続する。第2ディテクター24は、第1バッファコントローラ17に接続する。

【0099】本実施の形態の情報信号再生装置は、記録媒体2に記録されているデータを読み取る。記録媒体2に記録されているデータの形式は、第1の実施の形態と同一である。以下では、本実施の形態の情報信号再生装置が、記録媒体2のうちの1つのセクタを読み取る際の動作が説明される。前述のとおり、1つのセクタには1つのバックが記録されている。従って、以下の動作により、1つのバックが読み取られる。

【0100】ピックアップ1は、図6に示されているように、記録媒体2にレーザ光を照射する。記録媒体2に

記録されているデータは、1と0との2値で表現されている。ピックアップ1は、記録媒体2から反射される光に応答して再生信号aを生成する。ピックアップ1は、再生信号aをRF回路3に出力する。

【0101】RF回路3は、再生信号aの整形と増幅を行い、RF信号cとしてDVDデコーダ4に出力する。DVDデコーダ4は、RF信号cの2値化を行い、デジタル信号（図示されない）を、その内部で生成する。DVDデコーダ4は、そのデジタル信号からセクタの先頭ビットを検出する。DVDデコーダ4は、セクタの先頭のビットを検出すると、同期信号bを所定の期間H1レベル（電源電圧レベル）にする。DVDデコーダ4は、同期信号bを第1バッファコントローラ5に出力する。

【0102】DVDデコーダ4は、更に、そのデジタル信号を復調する。DVDデコーダ4は、復調された信号からデータを取り出し、そのデータの誤り訂正を行う。これにより、読み取られたセクタに記録されているバックのデータが復元される。DVDデコーダ4は、データが復元されたバックを、入力バックdとして第1バッファコントローラ17に出力する。

【0103】DVDデコーダ4は、入力バックdを、更に第1ディテクター18に出力する。第1ディテクター18は、入力バックdの種類を判断する。第1ディテクター18は、入力バックd、ナビゲーションバック、映像バック又は音声バックのいずれであるかを判定し、判定信号h'を生成する。第1ディテクター18は、判定信号h'を第1バッファコントローラ17に出力する。

【0104】第1バッファコントローラ17は、同期信号bに応答して入力バックdにより伝達される入力データを取り込む。第1バッファコントローラ17は、1度同期信号bがH1になる毎に、一のバックを取り込む。続いて、第1バッファコントローラ17は、入力アドレスeを生成する。入力アドレスeは、上位アドレスと下位アドレスから構成される。上位アドレスは、リングバッファ19の記憶領域19-0～19-127のうちの1つの記憶領域を指定する。更に、上位アドレスは、フラグ記憶領域19a-0～19a-127のうち、一のフラグ記憶領域を指定する。下位アドレスは、記憶領域19-0～19-127それぞれが有するバイトを順次指定する。入力アドレスeは、リングバッファ19に出力される。

【0105】第1バッファコントローラ17は、取り込んだ入力バックdを入力バックd'としてリングバッファ19に出力する。入力バックd'は、入力バックdと同一のデータである。

【0106】第1バッファコントローラ17は、更に、判定信号h'を参照して、バック判断ビットi'を出力する。バック判断ビットi'は、1又は0のいずれかの値を取る。第1バッファコントローラ17は、入力バックdがナビゲーションバックである場合にはバック判断

ビット*i'*として1を出力する。第1バッファコントローラ17は、入力パック*d*が映像パック又は音声パックのいずれかである場合には、パック判断ビット*i'*として0を出力する。

【0107】リングバッファ19は、記憶領域19-0~19-127のうち、入力アドレス信号*e*が指示する上位アドレスを有する記憶領域に、入力パック*d'*を書き込む。更にリングバッファ19は、フラグ記憶領域19-0~19-127のうち、入力アドレス信号*e*が指示する上位アドレスを有するフラグ記憶領域に、パック判断ビット*i'*を書き込む。

【0108】入力アドレス信号*e*は以下のようにして生成される。入力アドレス信号*e*は、フラグ記憶領域19a-0~19a-127を参照し、書き換えが禁止されている記憶領域の上位アドレス以外の上位アドレスを指定するように生成される。具体的には、入力アドレス信号*e*は、以下のようにして生成される。

【0109】第1バッファコントローラ17は、パックの先頭ビットが検出される度に、即ち、同期信号*b*がHIになる度に、第1バッファポインタ17aが保持するライトポインタ値を1だけ増加する。ただし、ライトポインタ値が127であった場合に、同期信号*b*がHIになったときは、ライトポインタ値は0とされる。

【0110】続いて、第1バッファコントローラ17は、ライトポインタ値をバス22を介して第4バッファコントローラ20に伝達する。第4バッファコントローラ20は、第4バッファポインタ20aに保持されているフラグ読み出しポインタ値をライトポインタ値に一致させる。

【0111】第4バッファコントローラ20は、リングバッファ19の記憶領域のうち、フラグ読み出しポインタ値と同一の上位アドレス番号を有するフラグ記憶領域の値を読み出す。第4バッファコントローラ20は、読み出したフラグ記憶領域の値を、フラグ信号*g'*により第2ディテクター24に伝達する。第2ディテクター24は、読み出したフラグ記憶領域の値が1か0かに応じて、バッファポインタ制御信号*h*を生成する。

【0112】フラグ読み出しポインタ値を上位アドレスとするフラグ記憶領域の値が1である場合、バッファポインタ制御信号*h*は、第1バッファコントローラ17に第1バッファポインタ17aの保持するライトポインタ値を1だけ増加することを指示する。

【0113】このとき、第1バッファコントローラ17は、ライトポインタ値を1だけ増加した後、再度、バス22を介してライトポインタ値を第4バッファコントローラ20に伝達する。第4バッファコントローラ20は、フラグ読み出しポインタ値をライトポインタ値に一致させ、リングバッファ19のフラグ記憶領域のフラグの読み出しを再度行う。ライトポインタ値が指示する上位アドレスを有するフラグ記憶領域の値が1である限

り、ライトポインタ値を1だけ増加することが繰り返される。

【0114】フラグ読み出しポインタ値が指定する上位アドレスのフラグ記憶領域の値が0である場合、第1バッファコントローラ17は、バッファポインタ制御信号*h*を介して、その記憶領域への書き換えが許可されていることを知る。第1バッファコントローラ17は、ライトポインタ値を上位アドレスとし、上位アドレスに、下位アドレスを付加したものをアドレスとして生成する。第1バッファコントローラ17は、生成したアドレスを入力アドレス信号*e*により、リングバッファ19に出力する。

【0115】第1バッファコントローラ17は、第1バッファポインタ17aの保持するライトポインタ値が指示する上位アドレスを有する記憶領域に、入力パック*d'*を書き込む。更に、第1バッファコントローラ17は、更にリングバッファ19は、フラグ記憶領域19a-0~19a-127のうち、入力アドレス信号*e*が指示する上位アドレスを有するフラグ記憶領域に、パック判断ビット*i'*を書き込む。

【0116】一方、リングバッファ19に書き込まれたデータは、第2バッファコントローラ10と、第3バッファコントローラ21とにより読み出される。第2バッファコントローラ10と、第3バッファコントローラ21とは、リングバッファ19の各記憶領域19-0~19-127に記憶されたパックを読み出す。第2バッファコントローラ10と、第3バッファコントローラ21とによるリングバッファ19からのデータの読み出しの過程は第1の実施の形態と同様にして行われる。

【0117】第2バッファコントローラ10により読み出された映像パックと音声パックとは、出力データ信号*j*により、ビデオデコーダ12に伝達される。ビデオデコーダ12は、映像パックに基づいて、映像信号*k*を生成する。更にビデオデコーダ12は、音声パックに基づいて、音声信号*l*を生成する。

【0118】また、第1の実施の形態と同様、CPU23がナビゲーションパックに基づいて映像パックと音声パックとの読み出しの制御を行った結果、リングバッファ19に記憶されているナビゲーションパックには、以後使用されることがないナビゲーションパックが生じることがある。CPU23は、以後使用されることがないナビゲーションパックがどれであるかを判断する。CPU23は、以後使用されることがないナビゲーションパックが記憶されている記憶領域の上位アドレスをバス22を介して第3バッファコントローラ21に伝達する。第3バッファコントローラ21は対応するフラグ記憶領域を1から0に書き換える。

【0119】第2の実施の形態の情報読取回路は、第1の実施の形態の情報読取回路と同様に、ナビゲーションパックと映像パックと音声パックとが記憶された媒体

を、少ないハードウェア構成で読み取ることができる。

【0120】以下、第1の実施の形態の情報読取回路において、入力データがリングバッファ6に書き込まれる過程、及び、第2の実施の形態の情報読取回路において、入力データがリングバッファ19に書き込まれる過程が、具体的な実施例に基づいて説明される。

【0121】

【実施例】実施例1：第1の実施の形態の情報読取回路の初期状態において、リングバッファ6には、図2に示されている内容が記録されているとする。初期状態では、リングバッファ6のアドレス0の記憶領域6-0にはナビゲーションパックが記録されている。図2において、ある記憶領域にナビゲーションパックが記録されていることは「N」と表記される。リングバッファ6の上位アドレス1及び上位アドレス2の記憶領域6-1、6-2には、映像パックが記録されている。図2において、ある記憶領域に映像パックが記録されていることは「V」と表記される。

【0122】リングバッファ6の上位アドレス3の記憶領域6-3には音声パックが記録されている。図2において、ある記憶領域に映像パックが記録されていることは「A」と表記される。リングバッファ6の上位アドレス4の記憶領域6-4には、ナビゲーションパックが記録されている。リングバッファ6の上位アドレス5から上位アドレス127の記憶領域6-5～6-127にも、映像パック、音声パック又はナビゲーションパックのいずれかが記録されている。

【0123】また、第1の実施の形態の情報読取回路の初期状態のレジスタ8の内容が、図7に示されている。フラグ記憶領域8-0が記憶する値は1である。フラグ記憶領域8-1～127が記憶する値は0である。ただし、それらの一部は図示されない。リングバッファ6の上位アドレス0の記憶領域6-0は書き換えが禁止されている。リングバッファ6の他の上位アドレスを有する記憶領域6-1～6-127は書き換えが禁止されていない。

【0124】さらに、初期状態での第1バッファポインタ5aの保持するライトポインタ値は127である。

【0125】第1の実施の形態の情報読取回路において、入力データがリングバッファ6に書き込まれる過程が、図8を参照しながら期間T₀～T₃に区分されて説明される。

【0126】期間T₀：時刻t₀に、入力パックdとして音声パック51が入力される。同時に、第1バッファポインタ5aの保持するライトポインタ値は127から0になる。レジスタ8のアドレス0のフラグ記憶領域に記録されている値は1である。フラグ信号gは1になる。第2ディテクター9は、レジスタ8のアドレス0のフラグ記憶領域に記録されている値が1であることを検出してバッファポインタ制御信号hを生成する。

【0127】第1バッファコントローラ5は、バッファポインタ制御信号hによりリングバッファ6への書き換えを待つべきことを知る。リングバッファ6の上位アドレス0の記憶領域には書き換えが行われない。図8において、第1バッファコントローラ5が、リングバッファ6の上位アドレス0の記憶領域への書き換えを行わないことは、「Skip 上位アドレス0」と記載される。

【0128】更に、バッファポインタ制御信号hにตอบสนองして、時刻t₁に第1バッファポインタ5aの保持するライトポインタ値は1だけ増加される。ライトポインタ値は1になる。ライトポインタ値は、レジスタアドレスfによりレジスタ8に伝達される。レジスタ8のアドレス1のフラグ記憶領域に記録されている値は0である。フラグ信号gは0になる。第2ディテクター9はレジスタ8のアドレス0のフラグ記憶領域に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0129】第1バッファコントローラ5は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ5は、時刻t₂に上位アドレス1の記憶領域を、音声パック51に書き換える。図8において、第1バッファコントローラ5が上位アドレス1の記憶領域を書き換えることは、「Write 上位アドレス1」と記載される。なお、以下において、第1バッファコントローラ5が上位アドレス番号jの記憶領域を書き換えることは、「Write 上位アドレスj」と記載される。jは0から127の整数である。

【0130】第1ディテクター7は、入力パックdとして音声パック51が入力されたことを検知する。第1ディテクター7は、レジスタ8に入力パックdとして映像パック51が入力されたことを、レジスタ書き込み信号iによりレジスタ8に知らせる。さらにレジスタ8には、レジスタアドレスfによりライトポインタ値が伝達される。

【0131】レジスタ8は、時刻t₃にライトポインタ値が示すアドレス1のフラグ記憶領域に0を書き込む。図8において、レジスタ8がアドレス1のフラグ記憶領域に0を書き込むことは、「Write アドレス1 値0」と記載される。なお、以下において、レジスタ8がアドレスjのフラグ記憶領域に値kに書き換えを行うことは、「Write アドレスj 値k」と記載される。jは0から127の整数、kは1又は0である。

【0132】期間T₁：時刻t₄に、入力パックdとして映像パック52が入力される。同時に、第1バッファポインタ5aの保持するライトポインタ値は1から2になる。レジスタ8のアドレス2のフラグ記憶領域に記録されている値は0である。フラグ信号gは0になる。第2ディテクター9は、レジスタ8のアドレス2のフラグ記憶領域に記録されている値が0であることを検出して

バッファポインタ制御信号hを生成する。

【0133】第1バッファコントローラ5は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ5は、時刻 t_5 にリングバッファ6の上位アドレス番号2の記憶領域6-2を、映像パック52に書き換える。

【0134】第1ディテクター7は、入力パックdとして映像パック52が入力されたことを検知する。第1ディテクター7は、レジスタ8に入力パックdとして映像パック52が入力されたことを、レジスタ書き込み信号iによりレジスタ8に知らせる。さらにレジスタ8には、レジスタアドレスfによりライトポインタ値が伝達される。時刻 t_6 にライトポインタ値は2を示す。レジスタ8は、アドレス2のフラグ記憶領域8-2に0を書き込む。

【0135】期間 T_2 ：時刻 t_7 に、入力パックdとしてナビゲーションパック53が入力される。同時に、第1バッファポインタ5aの保持するライトポインタ値は2から3になる。レジスタ8のアドレス3のフラグ記憶領域8-3に記録されている値は0である。フラグ信号gは0になる。第2ディテクター9は、レジスタ8のアドレス3のフラグ記憶領域8-3に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0136】第1バッファコントローラ5は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ5は、時刻 t_8 に上位アドレス3の記憶領域6-3を、ナビゲーションパック53に書き換える。

【0137】第1ディテクター7は、入力パックdとしてナビゲーションパック53が入力されたことを検知する。第1ディテクター7は、レジスタ8に入力パックdとしてナビゲーションパック53が入力されたことを、レジスタ書き込み信号iによりレジスタ8に知らせる。さらにレジスタ8には、レジスタアドレス信号fによりライトポインタ値が伝達される。時刻 t_8 にライトポインタ値は3を示す。レジスタ8は、アドレス3のフラグ記憶領域8-3に1を書き込む。リングバッファ6のアドレス3の記憶領域6-3は、以後、書き換えが禁止される。ナビゲーションパック53は、CPU14により書き換えの禁止が解除されるまで、リングバッファ6のアドレス3の記憶領域に保存される。

【0138】ナビゲーションパック53は、それに続く一連の映像パック、音声パックから構成されるVOBUの先頭に位置する。ナビゲーションパック53は、同一のVOBUに属する映像パック、音声パックのデコードに必要な情報を有する。ナビゲーションパック53は、これらの映像パック、音声パックのデコードが完了するまで、リングバッファ6に保存される。

【0139】ナビゲーションパック53が、記憶領域6

ー3から読み出されたとき、CPU14は、バス13を介し、レジスタ8のアドレス3のフラグ記憶領域8-3に0を書き込む。リングバッファ6の上位アドレス3の記憶領域6-3への書き換えの禁止が解除される。

【0140】期間 T_3 ：時刻 t_{10} に、入力パックdとして映像パック54が入力される。同時に、第1バッファポインタ5aの保持するライトポインタ値は3から4になる。リングバッファ6の上位アドレス4の記憶領域6-4には、ナビゲーションパックが記録されている。一方、レジスタ8のアドレス4のフラグ記憶領域6-4に記録されている値は0である。すなわち、リングバッファ6のアドレス4の記憶領域6-4に記録されているナビゲーションパックは、CPU14により保存することが不要と判断されたものである。リングバッファ6のアドレス4の記憶領域6-4の書き換えは禁止されていない。

【0141】フラグ信号gは0になる。第2ディテクター9は、レジスタ8のアドレス3のフラグ記憶領域に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0142】第1バッファコントローラ5は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ5は、時刻 t_{11} にリングバッファ6の上位アドレス4の記憶領域6-4を、映像パック54に書き換える。

【0143】第1ディテクター7は、入力パックdとしてナビゲーションパック54が入力されたことを検知する。第1ディテクター7は、レジスタ8に入力パックdとしてナビゲーションパック54が入力されたことを、レジスタ書き込み信号iによりレジスタ8に知らせる。さらにレジスタ8には、レジスタアドレス信号fによりライトポインタ値が伝達される。時刻 t_{12} にライトポインタ値は4を示す。レジスタ8は、アドレス4のフラグ記憶領域8-4に0を書き込む。

【0144】期間 T_4 の終了時のリングバッファ6の内容が、図9に示されている。また、期間 T_4 の終了時のレジスタ8の内容が、図10に示されている。リングバッファ6のアドレス0の記憶領域は更新されない。レジスタ8のアドレス0のフラグ記憶領域は、1のまま更新されない。

【0145】リングバッファ6の上位アドレス1の記憶領域6-1には、音声パック51が記録される。レジスタ8のアドレス1のフラグ記憶領域8-1には、0が保存される。リングバッファ6のアドレス2の記憶領域6-2には、映像パック52が記録される。レジスタ8のアドレス2のフラグ記憶領域8-2には、0が保存される。

【0146】リングバッファ6のアドレス3の記憶領域6-3には、ナビゲーションパック53が記録される。レジスタ8のアドレス3のフラグ記憶領域8-3には、

1が保存される。リングバッファ6のアドレス3の記憶領域6-3は、以後、書き換えが禁止される。

【0147】リングバッファ6のアドレス4の記憶領域6-4には、映像パック54が記録される。レジスタ8のアドレス4のフラグ記憶領域8-4には、0が保存される。

【0148】実施例2：第2の実施の形態の情報読取回路の初期状態において、リングバッファ19には、図7に示されている内容が記録されているとする。初期状態では、リングバッファ19の上位アドレス0の記憶領域19-0にはナビゲーションパックが記録されている。リングバッファ19の上位アドレス1及び上位アドレス2の記憶領域19-1、19-2には、映像パックが記録されている。

【0149】リングバッファ19の上位アドレス3の記憶領域19-3には音声パックが記録されている。リングバッファ19の上位アドレス4の記憶領域19-4には、ナビゲーションパックが記録されている。リングバッファ6の上位アドレス5から上位アドレス127の記憶領域19-5~19-127にも、映像パック、音声パック又はナビゲーションパックのいずれかが記録されている。

【0150】また、第1の実施の形態の情報読取回路の初期状態において、フラグ記憶領域19a-0の値は1である。フラグ記憶領域19a-0~19a-127の値は0である。ただし、それらの一部は図示されない。

【0151】さらに、初期状態での第1バッファポインタ17aの保持するライトポインタ値は127である。第2の実施の形態の情報読取回路において、入力データがリングバッファ19に書き込まれる過程が、図11を参照しながら期間T20~ T23に区分されて説明される。

【0152】期間T20：時刻t20に、入力パックdとして音声パック55が入力される。同時に、第1バッファポインタ17aの保持するライトポインタ値は127から0になる。ライトポインタ値は、バス22を介して第4バッファコントローラ20に伝達される。第4バッファポインタ20aの保持するフラグ読み出しポインタ値も0になる。フラグ記憶領域19a-0に記録されている値は1である。フラグ信号gは1になる。第2ディテクター24はフラグ記憶領域19a-0に記録されている値が1であることを検出してバッファポインタ制御信号hを生成する。

【0153】第1バッファコントローラ17は、バッファポインタ制御信号hによりリングバッファ19の書き換えを待つべきことを知る。リングバッファ19の上位アドレス0の記憶領域19-0の書き換えは行われな

い。

【0154】更に、バッファポインタ制御信号hにตอบสนองして、時刻t21に第1バッファポインタ19aの保持

するライトポインタ値は1だけ増加される。ライトポインタ値は1になる。ライトポインタ値は、バス22を介して第4バッファコントローラ20に伝達される。第4バッファポインタ20aの保持するフラグ読み出しポインタ値も1になる。

【0155】リングバッファ19のフラグ記憶領域19a-1に記録されている値は0である。フラグ信号g'は0になる。第2ディテクター24は、フラグ記憶領域19a-1に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0156】第1バッファコントローラ17は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ17は、時刻t22に上位アドレス1の記憶領域19-1を、音声パック55に書き換える。更に、第1ディテクタ18は、入力パックdが音声パックであることを検知し、判定信号h'を0とする。第1バッファコントローラ17は、判定信号h'を受け、パック判定ビットi'として0を出力する。リングバッファ19の上位アドレス1のフラグ記憶領域19a-1には、0が書き込まれる。

【0157】図11において、第1バッファコントローラ17が、上位アドレス1の記憶領域19-1の書き換えを行い、更に、フラグ記憶領域19a-1に0を書き込むことは、「Write 上位アドレス1 フラグ0」と記載される。なお、以下において、第1バッファコントローラ17が上位アドレスjのフラグ記憶領域19a-jをkにしながらか書き換えを行うことは、「Write 上位アドレスj フラグk」と記載される。jは0から127の整数である。kは1又は0である。

【0158】期間T21：時刻t23に、入力パックdとして映像パック56が入力される。同時に、第1バッファポインタ17aの保持するライトポインタ値は1から2になる。ライトポインタ値は、バス22を介して第4バッファコントローラ20に伝達される。第4バッファポインタ20aの保持するフラグ読み出しポインタ値も2になる。

【0159】リングバッファ19の上位アドレス2の記憶領域19-2のフラグ記憶領域19a-2に記録されている値は0である。フラグ信号g'は0になる。第2ディテクター24は、フラグ記憶領域19a-2に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0160】第1バッファコントローラ17は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ17は、時刻t24に上位アドレス2の記憶領域19-2を、映像パック56に書き換える。更に、第1ディテクタ18は、入力パックdが映像パックであることを検知し、判定信号h'を0とする。第1バッファコントローラ17は、判定信号h'を受け、パック判定ビットi'として0を出力す

る。リングバッファ19の上位アドレス2のフラグ記憶領域19a-2には、0が書き込まれる。

【0161】期間T₂₅：時刻t₂₅に、入力パックdとしてナビゲーションパック57が入力される。同時に、第1バッファポインタ17aの保持するライトポインタ値は2から3になる。ライトポインタ値は、バス22を介して第4バッファコントローラ20に伝達される。第4バッファポインタ20aの保持するフラグ読み出しポインタ値も3になる。

【0162】リングバッファ19の上位アドレス3の記憶領域19-3のフラグ記憶領域19a-3に記録されている値は0である。フラグ信号g'は0になる。第2ディテクター24は、フラグ記憶領域19a-3に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0163】第1バッファコントローラ17は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ17は、時刻t₂₆に上位アドレス3の記憶領域19-3に、ナビゲーションパック57を書き込む。更に、第1ディテクタ18は、入力パックdがナビゲーションパックであることを検知し、判定信号h'を1とする。第1バッファコントローラ17は、判定信号h'を受け、パック判定ビットi'として1を出力する。リングバッファ19の上位アドレス3のフラグ記憶領域19a-3には、1が書き込まれる。

【0164】ナビゲーションパック57は、それに続く一連の映像パック、音声パックから構成されるVOBUの先頭に位置する。ナビゲーションパック57は、同一のVOBUに属する映像パック、音声パックのデコードに必要な情報を有する。ナビゲーションパック57は、これらの映像パック、音声パックのデコードが完了するまで、リングバッファ19に保存される。ナビゲーションパック57は、これらの映像パック、音声パックをデコードするためにリングバッファ19の記憶領域19-3から読み出される。このとき、CPU23は、第3バッファコントローラ21を介し、フラグ記憶領域19a-3に0を書き込む。これにより、リングバッファ19の記憶領域19-3の書き換えの禁止は解除される。

【0165】期間T₂₇：時刻t₂₇に、入力パックdとして映像パック58が入力される。同時に、第1バッファポインタ17aの保持するライトポインタ値は3から4になる。ライトポインタ値は、バス22を介して第4バッファコントローラ20に伝達される。第4バッファポインタ20aの保持するフラグ読み出しポインタ値も4になる。

【0166】リングバッファ19の上位アドレス4の記憶領域19-4のフラグ記憶領域19a-4に記録されている値は0である。フラグ信号g'は0になる。第2ディテクター24は、記憶領域19-4に対応するフラ

グ記憶領域19a-4に記録されている値が0であることを検出してバッファポインタ制御信号hを生成する。

【0167】第1バッファコントローラ17は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ17は、時刻t₂₈に記憶領域19-4を、映像パック58に書き換える。更に、第1バッファコントローラ17は、記憶領域19-4に対応するフラグ記憶領域19a-4に0を書き込む。

【0168】第1バッファコントローラ17は、バッファポインタ制御信号hにより書き換えが許可されたことを知る。第1バッファコントローラ17は、時刻t₂₈に上位アドレス4の記憶領域19-4に、映像パック58を書き込む。更に、第1ディテクタ18は、入力パックdが映像パックであることを検知し、判定信号h'を0とする。第1バッファコントローラ17は、判定信号h'を受け、パック判定ビットi'として0を出力する。リングバッファ19の上位アドレス4のフラグ記憶領域19a-4には、0が書き込まれる。

【0169】期間T₂₈の終了時のリングバッファ6の内容が、図12に示されている。リングバッファ19の上位アドレス0の記憶領域19-0はナビゲーションパックを記憶したまま更新されない。フラグ記憶領域19a-0は、1のまま更新されない。

【0170】リングバッファ19の上位アドレス1の記憶領域19-1には、音声パック55が記録される。記憶領域19-1のフラグ記憶領域19a-1には0が保存される。リングバッファ19の上位アドレス2の記憶領域19-2には、映像パック56が記録される。フラグ記憶領域19a-1には0が保存される。

【0171】リングバッファ19の上位アドレス3の記憶領域19-3には、ナビゲーションパック57が記録される。フラグ記憶領域19a-3には1が保存される。リングバッファ19の上位アドレス3の記憶領域19-3は、以後、書き換えが禁止される。

【0172】リングバッファ19の上位アドレス4の記憶領域19-4には、映像パック58が記録される。フラグ記憶領域19a-4には0が保存される。

【0173】

【発明の効果】本発明により、読み出された情報を一時的に保存するバッファメモリを含む情報信号再生装置であって、読み出された情報のうち確実に保存される必要がある情報が確実に保存される情報信号再生装置が提供される。

【0174】更に、本発明により、情報信号再生装置を構成するハードウェアが削減される。特に、本発明により、ナビゲーションパック専用のハードウェアが削減されたDVD再生装置が提供される。

【0175】更に、本発明により、DVD-ROMドライブ及びDVDプレーヤーのハードウェアの構成が共通

化される。

【図面の簡単な説明】

【図1】本発明の第1の実施の形態の情報信号再生装置の構成を示す図である。

【図2】リングバッファ6の構成を示す図である。

【図3】レジスタ8の構成を示す図である。

【図4】記録媒体2に記録される情報のフォーマットを示す図である。

【図5】本発明の第1の実施の形態の情報信号再生装置がDVD-ROMに使用される場合の構成を示す図である。

【図6】本発明の第2の実施の形態の情報信号再生装置の構成を示す図である。

【図7】リングバッファ19の構成を示す図である。

【図8】実施例1の情報信号再生装置の動作を示すタイミングチャートである。

【図9】期間T₃が終了したときのリングバッファ6の内容を示す図である。

【図10】期間T₃が終了したときのレジスタ8の内容を示す図である。

【図11】実施例2の情報信号再生装置の動作を示すタイミングチャートである。

【図12】期間T₂₃が終了したときのリングバッファ19の内容を示す図である。

【図13】従来のDVD再生装置の記録媒体に記録される情報のフォーマットを示す図である。

【図14】従来のDVD再生装置の構成を示す図であ

る。

【図15】従来のDVD再生装置に含まれるデマルチプレクサ105の構成を示す図である。

【図16】DVD記録媒体に記録されたデジタル画像データが再生される過程を示す図である。

【符号の説明】

1：ピックアップ

2：記録媒体

3：RF回路

4：DVDデコーダ

5：第1バッファコントローラ

5a：第1バッファポインタ

6：リングバッファ

6-0～6-127：記憶領域

7：第1ディテクター

8：レジスタ

9：第2ディテクター

10：第2バッファコントローラ

11：第3バッファコントローラ

14：CPU

17：第1バッファコントローラ

17a：第1バッファポインタ

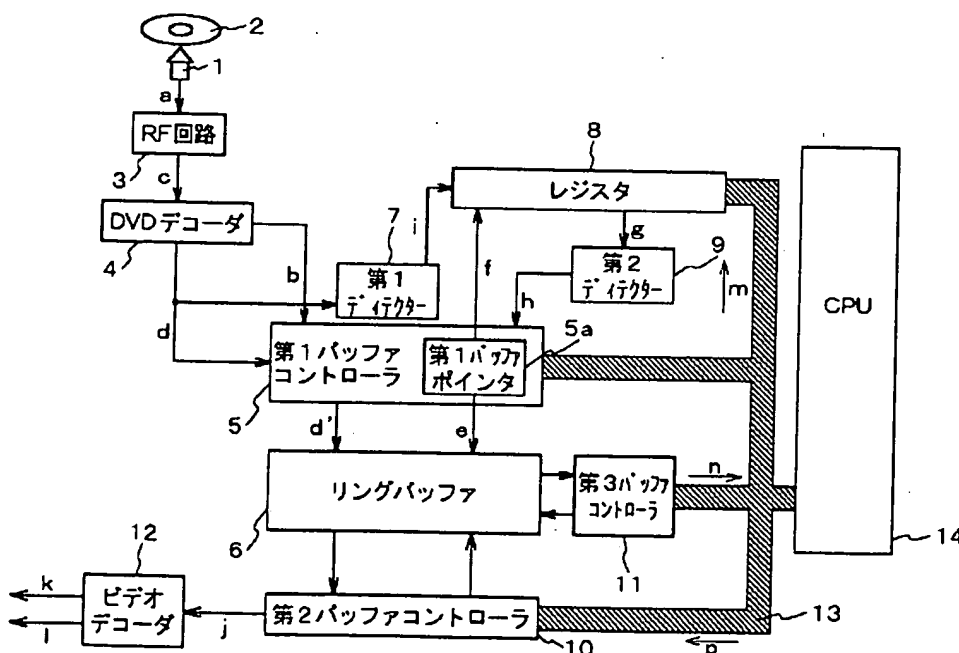
18：第1ディテクター

19：リングバッファ

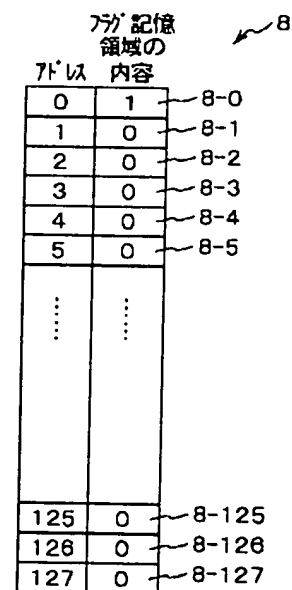
23：CPU

24：第2ディテクター

【図1】



【図3】

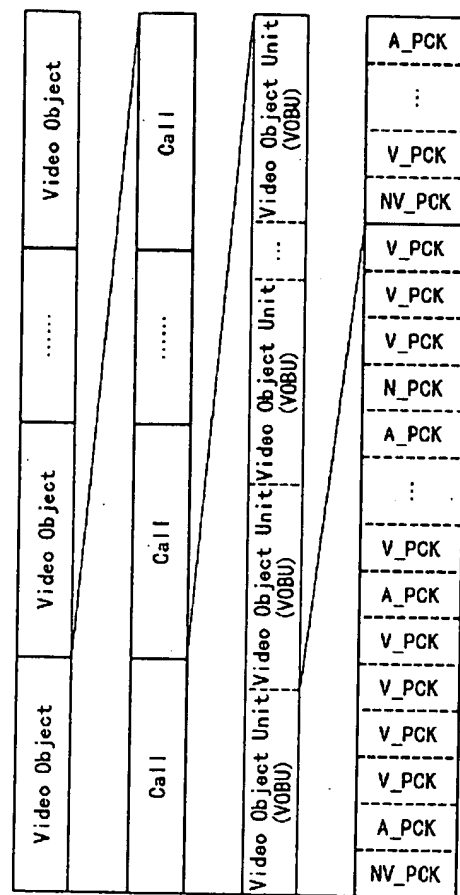


【図2】

上位7ドに記憶領域の内容

0	N	6-0
1	V	6-1
2	V	6-2
3	A	6-3
4	N	6-4
5	V	6-5
...
125	A	6-125
126	N	6-126
127	A	6-127

【図4】



【図9】

上位7ドに記憶領域の内容

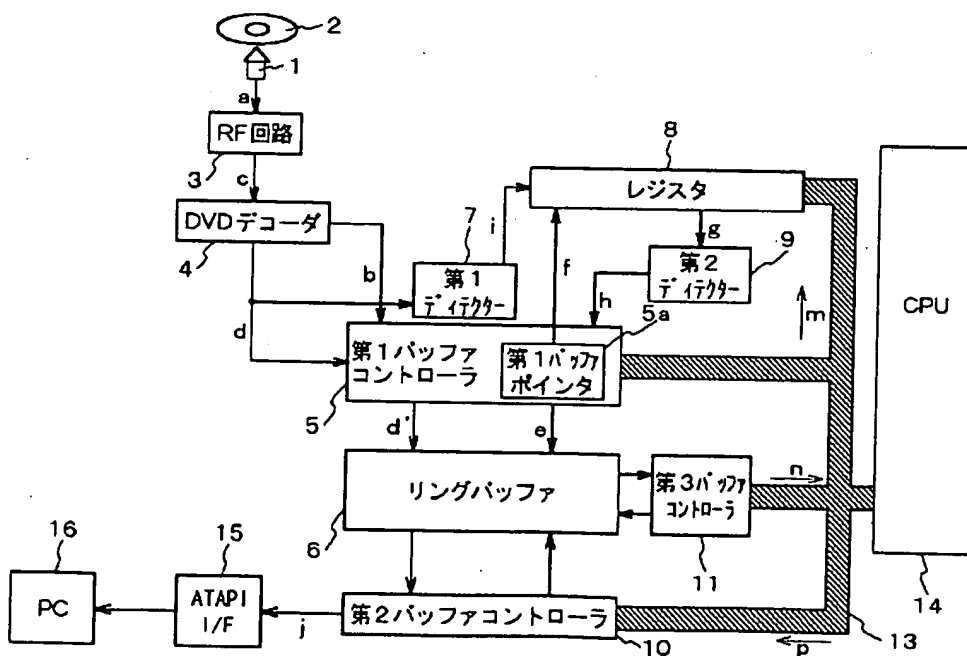
0	N	6-0
1	A	6-1
2	V	6-2
3	N	6-3
4	V	6-4
5	V	6-5
...
125	A	6-125
126	N	6-126
127	A	6-127

【図10】

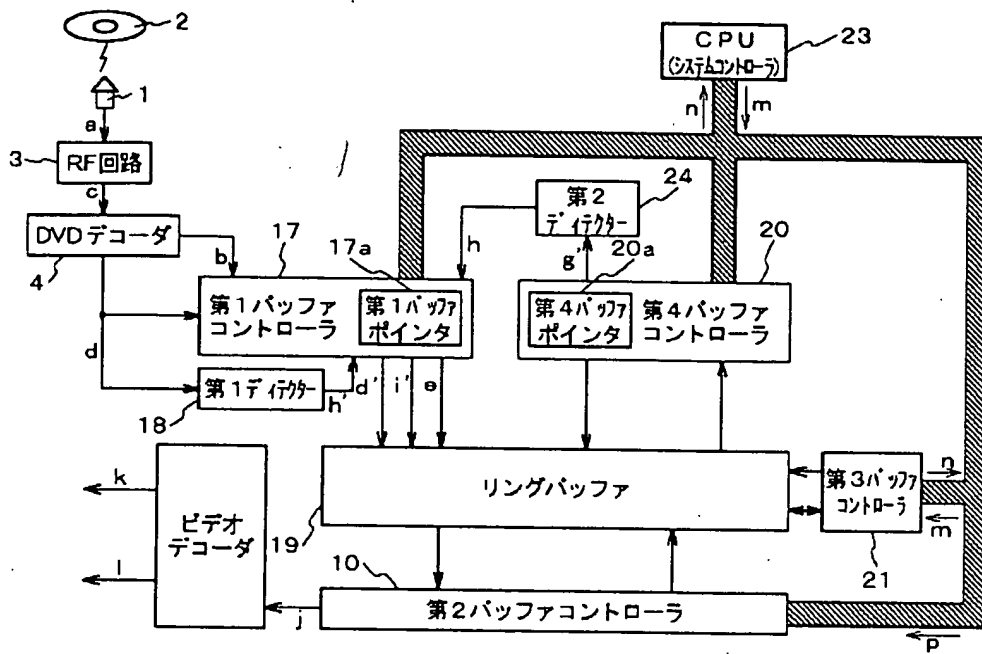
フラグ記憶領域
7ドに内容

0	1	8-0
1	0	8-1
2	0	8-2
3	1	8-3
4	0	8-4
5	0	8-5
...
125	0	8-125
126	0	8-126
127	0	8-127

【図5】

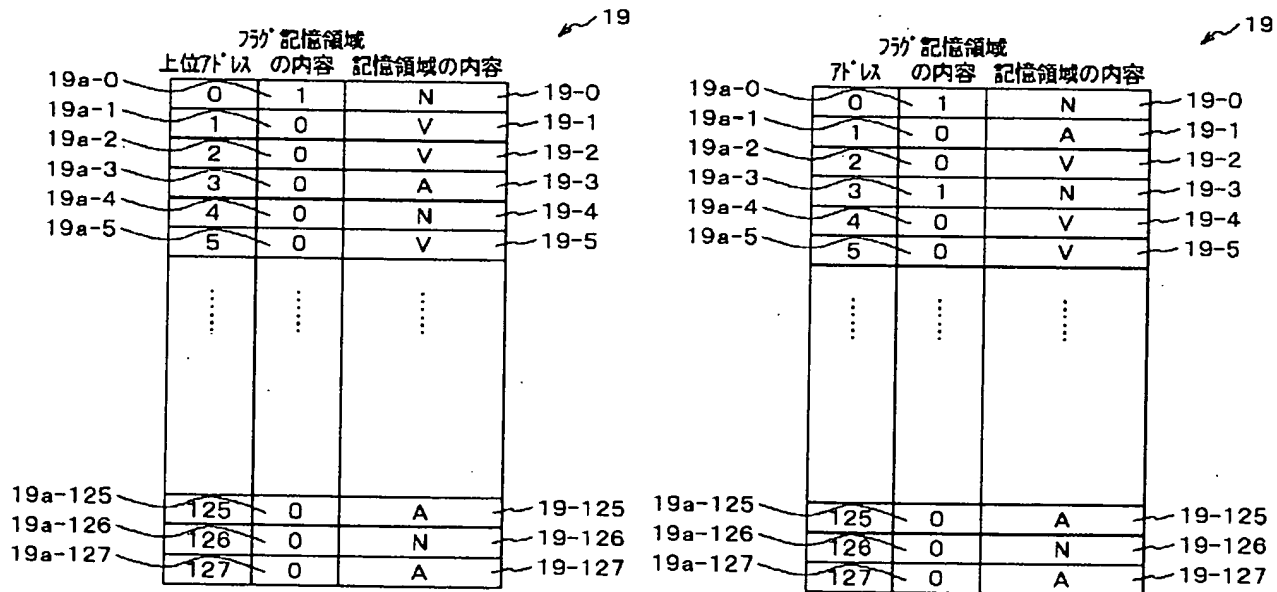


【図6】

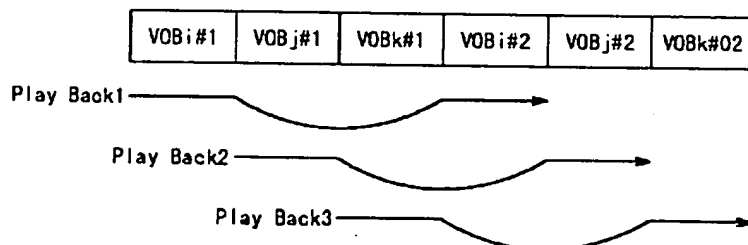


【図7】

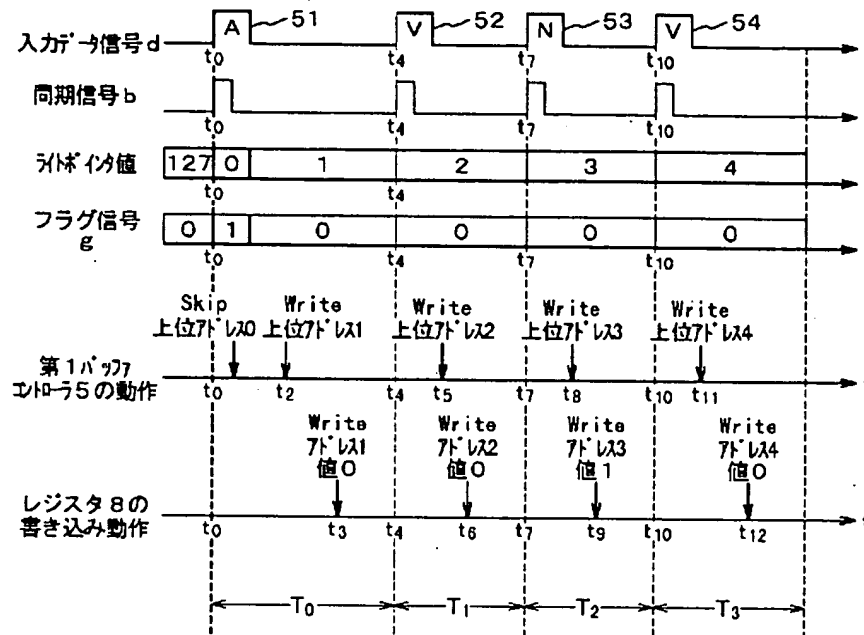
【図12】



【図16】



【図 8】



【図 11】

